

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-106291

(43)Date of publication of application : 24.04.1998

(51)Int.Cl.

G11C 29/00  
G01R 31/26  
G01R 31/28  
G01R 31/30  
H01L 21/66  
H01L 27/04  
H01L 21/822  
H01L 27/10  
H01L 27/108  
H01L 21/8242

(21)Application number : 08-256132

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 27.09.1996

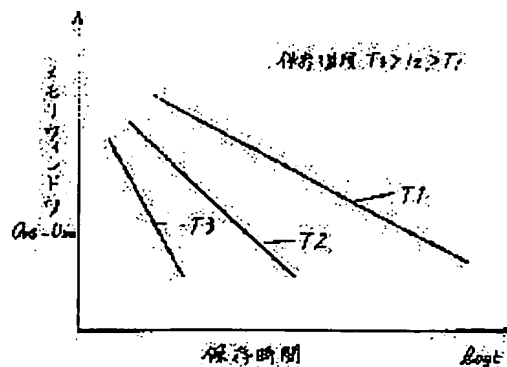
(72)Inventor : SHIMADA YASUHIRO  
NAKAO KEISAKU  
INOUE ATSUO  
AZUMA MASAMICHI  
FUJII EIJI

## (54) METHOD FOR ACCELERATED TEST OF SEMICONDUCTOR MEMORY

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To carry out an accelerated test based on a model of the power-law method, by providing information retention times under different temperature conditions and calculating respective stress times on the basis of a power exponent.

**SOLUTION:** The diagram shows results of retention tests under three temperature conditions, in which a memory window is indicated on the axis of ordinate and a high temperature retention time is on the axis of abscissa. Each memory window reserved under the temperature conditions changes approximately linearly to a log of the respective retention times. The activation energy can be calculated from the inclination of the line. Once the activation energy is determined, the ratio (m) of inclinations of the line at different temperatures T1, T2 can be calculated from a specific formula. A power exponent (m) is calculated according to the specific formula from the temperatures T1, T2, and accordingly a stress time t2 at the acceleration temperature T2 corresponding to a stress time t1 at the required use temperature T1 can be calculated according to a specific formula. An acceleration test based on a model of the power-law method is thus enabled.



## LEGAL STATUS

[Date of request for examination]

26.11.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application  
converted registration]

[Date of final disposal for application]

[Patent number]	2880695
[Date of registration]	29.01.1999
[Number of appeal against examiner's decision of rejection]	
[Date of requesting appeal against examiner's decision of rejection]	
[Date of extinction of right]	

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平10-106291

(43)公開日 平成10年(1998) 4月24日

(51)IntCl.<sup>6</sup>  
G 1 1 C 29/00  
G 0 1 R 31/26  
31/28  
31/30  
H 0 1 L 21/66

識別記号  
6 5 1

F I  
G 1 1 C 29/00  
G 0 1 R 31/26  
31/30  
H 0 1 L 21/66

6 5 1 Z  
H  
H  
W

審査請求 有 請求項の数3 O L (全 7 頁) 最終頁に続く

(21)出願番号 特願平8-256132

(22)出願日 平成8年(1996) 9月27日

(71)出願人 000005843

松下電子工業株式会社  
大阪府高槻市幸町1番1号

(72)発明者 嶋田 恭博

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72)発明者 中尾 圭策

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72)発明者 井上 敦雄

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(74)代理人 弁理士 滝本 智之 (外1名)

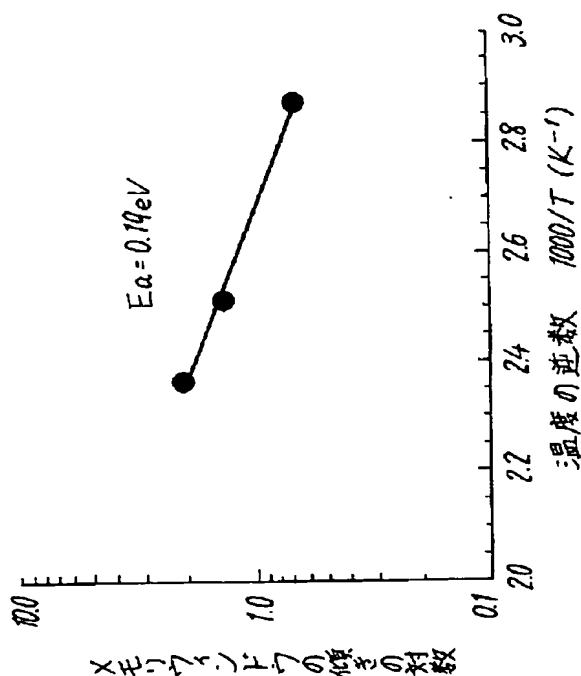
最終頁に続く

(54)【発明の名称】 半導体記憶装置の加速試験方法

(57)【要約】

【課題】 強誘電体薄膜をメモリセルに用いるような不揮発性半導体記憶装置に情報を記録し、これを供給電源のない状態で保持したときの情報保持寿命を温度加速によって評価する半導体記憶装置の加速試験において、信頼できる劣化モデルに立脚した加速試験を行う。

【解決手段】 ある温度 $T_1$ Kでの情報保持寿命時間 $t_1$ 時間が他の温度 $T_2$ Kでの情報保持寿命時間 $t_2$ 時間のべき剰に等しいという関係式( $t_1 = t_2^m$ )で示され、かつべきの指数 $m$ が温度の関数で表され、この関係式に基づいて、ある温度 $T_1$ 下での情報保持寿命時間 $t_1$ から他の温度 $T_2$ 下での情報保持寿命時間 $t_2$ を決定する。



## 【特許請求の範囲】

【請求項1】 強誘電体膜をメモリセルに用いた半導体記憶装置に情報を記録し、この半導体記憶装置を供給電源のない状態で保持したときの情報保持寿命時間を温度加速によって評価する加速試験において、ある温度 $T_1$  (K)での情報保持寿命時間 $t_1$  (h)が他の温度 $T_2$  (K)での情報保持寿命時間 $t_2$  (h)のべき乗に等しいという関係式 ( $t_1 = t_2^m$ ) で示され、かつべきの指数 $m$ が温度の関数で表され、前記関係式に基づいて、ある温度 $T_1$ 下での情報保持寿命時間 $t_1$ から他の温度 $T_2$ 下での情報保持寿命時間 $t_2$ を決定することを特徴とする半導体記憶装置の加速試験方法。

【請求項2】 べきの指数 $m$ が、ボルツマン因子に比例する温度の関数として示されることを特徴とする請求項1記載の半導体記憶装置の加速試験方法。

【請求項3】 べきの指数 $m$ が、異なる温度加速条件下での物理量の変化がその変化する時間の対数に対して線形に振るまう時の傾きからボルツマン因子中の活性化エネルギー $E_a$ を決定し、ボルツマン定数を $k$ とすると、 $m = \exp [E_a / k \times (1/T_1 - 1/T_2)]$  (ただし $T_2 > T_1$ ) の関係式を使ってある温度 $T_1$ 下での情報保持寿命時間 $t_1$ から他の温度 $T_2$ 下での情報保持

$$t_1 = K t_2$$

で表せる。

【0004】ここで、加速係数 $K$ は、寿命を律速する活

$$K = \exp [E_a / k \times (1/T_1 - 1/T_2)] \quad (\text{ただし } T_2 > T_1) \quad \cdots (2)$$

で与えられる。ここでの $k$ はボルツマン定数であり、活性化エネルギー $E_a$ は、寿命の温度依存性に関する実験から求める。具体的には、寿命の対数対温度の逆数のグラフに実験結果をプロットしたときに得られる回帰直線の傾きが活性化エネルギー $E_a$ である。これは、寿命を支配する反応の起こる確率はボルツマン分布にしたがうという仮定に基づいている。この式により、2つの温度 $T_1$ 、 $T_2$ が与えられれば、それらの条件間の加速係数は一意に求めることができる。

【0005】また、時間とともに劣化する物理量 $I$ の変化は、温度と時間の関数で表すことができ、その劣化する物理量 $I$ の対数 $\log I$ と時間 $t$ とは、図7に示すように温度 $T_1$ 、 $T_2$ に対して傾きが異なる直線的振るまいを示す。つまり、物理量 $I$ が $I_0$ から $I'$ まで劣化したとすると、温度 $T_1$ の条件下では時間 $t_1'$ を要し、温度 $T_2$ の条件下では時間 $t_2'$ を要する。このとき $t_1'$ と $t_2'$ との関係は加速係数 $K$ を用いて、式(1)で表わされる。同様に、物理量 $I$ が $I'$ から $I''$ まで劣化したとすると、 $t_1''$ と $t_2''$ との関係もやはり、おなじ加速係数 $K$ を用いて、式(1)で表わされることがわかる。

$$m \times \log t_2 = \log t_1$$

の関係式で表わされる。したがって、 $t_1'$ と $t_2'$ との関

$$t_1' = t_2'^m$$

より、 $t_1' / t_2' = t_2'^{m-1}$ となり、 $t_1''$ と $t_2''$ と

寿命時間 $t_2$ を決定することを特徴とする請求項2記載の半導体記憶装置の加速試験方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、強誘電体薄膜をメモリセルに用いた半導体記憶装置に情報を記録し、これを供給電源のない状態で保持したときの情報保持寿命時間を温度加速によって評価する半導体記憶装置の加速試験方法に関するものである。

## 【0002】

【従来の技術】ある使用条件下における半導体記憶装置の寿命特性を限られた時間内で評価するには、一般に、ある使用条件下より過度の動作電圧や過度の環境温度条件下で、寿命の振るまいを観測するいわゆる加速試験を行う必要がある。特に不揮発性メモリの情報保持寿命時間や金属接合部の劣化寿命時間などの動作電圧が印加されていない状態の加速試験には、温度加速が有効である。

【0003】従来、このような温度加速試験においては、加速温度 $T_2$ での寿命時間を $t_2$ 、使用温度 $T_1$ での寿命時間を $t_1$ としたとき、 $t_1$ と $t_2$ との関係は、加速係数 $K$ を用いて

$$\cdots (1)$$

活性化エネルギー $E_a$ を用いて、

すなわち、物理量がどれ程劣化しようとも、温度 $T_1$ 、 $T_2$ に対する $t_1$ と $t_2$ との関係は、一つの加速係数 $K$ を用いて式(1)で表すことができる。したがって、寿命が物理量のある値に対応づけて明確に定義されていないくても、加速温度 $T_2$ でこの加速係数により計算した時間 $t_2$ だけストレスを加えれば、所望の使用温度 $T_1$ での必要な時間 $t_1$ にかかるストレスを与えることができる。

## 【0006】

【発明が解決しようとする課題】しかしながら、永久磁石の保持磁力や不揮発性メモリの保持電荷のように、劣化する物理量 $I$ の変化が時間の対数に対して線形に減少していく特性を持つ場合には、温度 $T_1$ 、 $T_2$ に対する $t_1$ と $t_2$ との関係は、もはや上記の加速係数 $K$ を用いて式(1)、式(2)で表わすことができない。これについて、図8を用いて説明する。縦軸に劣化する物理量 $I$ を線形にとり、横軸に時間 $t$ を対数でとると、永久磁石の保持磁力や不揮発性メモリの保持電荷は温度 $T_1$ 、 $T_2$ に対して傾きが異なる直線的振るまいを示す。図8において、 $t_1$ と $t_2$ とは相似の関係から $m$ を比例係数として、いかなる劣化の度合に対しても

$$\cdots (3)$$

係は

$$\cdots (4)$$

の関係も $t_1'' / t_2'' = t_2''^{m-1}$ となつて、 $t_2' \neq$

10

20

30

40

50

$t_2$ ”であるから、加速係数はある加速条件下でのストレスを与える時間によって変化することになる。したがって、この場合は、寿命やそれに準ずる劣化の目安となる物理量が、ある値をとったとき、その値に対してのみ  $t_1$  と  $t_2$  の対数の比を計算して求めることができる。

【0007】しかし、不揮発性メモリにおける情報の状態すなわち論理識別は、保持していた電荷をビット線に移行した結果生じるビット線の電圧と、これを識別するための基準電圧とをセンスアンプにより差動増幅することによって行なわれる。この場合、情報の論理状態の識別ができないようなビット線の電圧と基準電圧との差

(メモリウィンドウ)を明確に決定することは困難である。このため、所望の使用温度  $T_1$  での必要なストレス時間  $t_1$  から加速温度  $T_2$  でのストレス時間  $t_2$  を計算できず、信頼できる劣化モデルに立脚した加速試験を行うことが困難であるという課題があった。

【0008】本発明は、上記課題を解決し、劣化する物理量の変化が時間の対数に対して線形に減少していく特性を持つ場合に、所望の使用温度  $T_1$  におけるストレス時間  $t_1$  に相当する加速温度  $T_2$  でのストレス時間  $t_2$  を計算することができるという信頼できる劣化モデルに立脚した加速試験を可能とする半導体記憶装置の加速試験方法を提供する。

【0009】

【課題を解決するための手段】本発明の請求項1に記載の発明は、強誘電体薄膜をメモリセルに用いた半導体記憶装置に情報を記録し、これを供給電源のない状態で保持したときの情報保持寿命時間を温度加速によって評価する加速試験において、ある温度  $T_1$  (K) での情報保持寿命時間  $t_1$  (時間) が他の温度条件  $T_2$  (K) での情報保持寿命時間  $t_2$  (時間) のベキ剰に等しいという関係式 ( $t_1 = t_2^m$ ) で示され、かつベキの指数が温度の関数で表されるとしたものである。この関係式によって、ある温度  $T_1$  下での情報保持寿命時間  $t_1$  の結果から他の温度  $T_2$  下での情報保持寿命時間  $t_2$  を推定できる。

【0010】請求項2に記載の発明は、請求項1記載の半導体記憶装置の加速試験方法において、ベキの指数がボルツマン因子に比例する温度の関数として記述されたとしたものである。この関係式によって、寿命が劣化する物理量のある値に対応づけて明確に定義されていなくても、ある温度条件と他の所望の温度条件が与えられればベキの指数が計算できるので、所望の温度条件下におけるストレス時間に相当する加速温度条件下でのストレス時間を計算でき、ベキ剰則のモデルに基づいた加速試験が可能となる。

【0011】請求項3に記載の発明は、請求項2記載の半導体記憶装置の加速試験方法において、ベキの指数  $m$  が、異なる温度加速条件下での物理量の変化がその変化する時間の対数に対して線形に振るまう時の傾きからボルツマン因子中の活性化エネルギー  $E_a$  を決定し、ボル

ツマン定数を  $k$  とするとき、 $m = \exp [E_a / k \times (1/T_1 - 1/T_2)]$  (ただし  $T_2 > T_1$ ) の関係式で記述されるとしたものである。これから求められるベキの指数を用いることにより、ある温度  $T_1$  下での情報保持寿命時間  $t_1$  の結果から他の温度  $T_2$  下での情報保持寿命時間  $t_2$  を推定できる。

【0012】

【発明の実施の形態】以下、本発明の実施の形態について、図1から図3を用いて説明する。

【0013】本発明の実施の一形態について、図1に示すヒステリシス曲線を用いて、不揮発性メモリに用いる強誘電体キャパシタの動作を説明する。図1において、1は強誘電体キャパシタのヒステリシス曲線である。まず、室温においていくつかの強誘電体キャパシタに特定符号のパルス電圧を加え、図1(a)に示すように所望の残留電荷量を”0”状態、または図1(b)に示すように”1”状態に保持(書き込み)させる。このとき、情報は残留電荷の形で強誘電体キャパシタに蓄えられ、その論理状態は、残留電荷の符号で決まる。つづいて数秒後に、それぞれの強誘電体キャパシタにたとえば負のパルス電圧を加えて初期の残留電荷を測定する。このとき、残留電荷測定のためのパルス電圧の符号が情報書き込み時のパルス電圧の符号と同じであれば、図1(a)に示すように非スイッチング電荷  $Q_{mn}$  が取り出(読み出)され、逆であれば、図1(b)に示すようにスイッチング電荷  $Q_{ms}$  が取り出(読み出)される。

【0014】ここで、スイッチング電荷  $Q_{ms}$ 、非スイッチング電荷  $Q_{mn}$  がどのように情報の状態識別に用いられるかを図2を用いて説明する。図2は2つのトランジスタ、2つの強誘電体キャパシタで構成されたメモリセルの基本回路を表す。この図において、11は強誘電体キャパシタ、12はアクセストランジスタ、13はビット線、14は反ビット線、15はワード線、16はセルプレート、17はセンスアンプである。この構成において、2つのキャパシタ11のうちいずれか一方に状態”1”が、他方に状態”0”が書き込まれている。この状態でビット線13と反ビット線14の電位をゼロにし、ワード線15に電圧を加えてアクセストランジスタ12を活性化し、つづいてセルプレート16にパルス電圧を加えると、状態”1”にあるキャパシタからはスイッチング電荷  $Q_{ms}$  が、状態”0”にあるキャパシタからは非スイッチング電荷  $Q_{mn}$  がビット線13と反ビット線14に移行される。このとき、スイッチング電荷  $Q_{ms}$  と非スイッチング電荷  $Q_{mn}$  の電荷量の差によって、ビット線13と反ビット線14の間には電位差が発生することとなる。この電位差は通常100mV前後とわずかであるので、これをセンスアンプ17で差動増幅し、ビット線13と反ビット線14の間の電位差を明確な論理状態として識別できるようにする。したがって、論理状態の識別にはスイッチング電荷  $Q_{ms}$  と非スイッチング電荷  $Q_{mn}$  の

電荷量に有限の差があることが重要である。この差 $Q_{ms} - Q_{mn}$ をメモリウィンドウと呼ぶ。

【0015】さて、初期の読み出しによって残留電荷の符号が反転したものは、再度パルス電圧にてもとの符号に書き込んでおく。つぎに、初期の残留電荷の強誘電体キャパシタを3つのグループに分け、これらを保存温度 $T_1$ 、 $T_2$ 、および $T_3$  ( $T_3 > T_2 > T_1$ ) の高温槽に保存し、ある時間経過したところでそれぞれの条件で保存してある強誘電体キャパシタの一部を取り出し、これらに読み出しのパルス電圧を加えてスイッチング電荷、非スイッチング電荷を測定する。さらに、ある時間経過した時点で残りの強誘電体キャパシタの一部を取り出し、これらに読み出しのパルス電圧を加えてスイッチング電荷および非スイッチング電荷を測定する。この操作を所望の時間あるいは回数まで続け、高温保存時間に対するメモリウィンドウの変化を調べる。

【0016】図3は、メモリウィンドウを縦軸に、高温

$$m = \exp \left[ E_a / k \times (1/T_1 - 1/T_2) \right] \quad (\text{ただし } T_2 > T_1) \quad \cdots \cdots (5)$$

によって計算できる。この式(5)により、温度 $T_1$ と温度 $T_2$ が与えられればベキの指数 $m$ が計算できるので、所望の使用温度 $T_1$ におけるストレス時間 $t_1$ に相当する加速温度 $T_2$ でのストレス時間 $t_2$ を式(4)にしたがって計算でき、ベキ剰則のモデルに基づいた加速試験が可能となる。

【0019】なお、上記実施の形態ではスイッチング電荷 $Q_{ms}$ と非スイッチング電荷 $Q_{mn}$ の電荷量の差 $Q_{ms} - Q_{mn}$ をメモリウィンドウと呼んだが、このかわりに電荷移行の結果ビット線と反ビット線に現れる電圧の差をメモリウィンドウとして採用しても、同様の結果が得られる。

【0020】また、本実施の形態では2つのトランジスタと2つのキャパシタで構成されたメモリセルをもつ強誘電体不揮発性メモリを例に説明したが、時間とともに減少する情報保持量が時間の対数に対して直線的に振るまうものであれば、メモリセルがどのように構成されていても、物理量の劣化の活性化エネルギーが異なるだけで、本実施の形態と同様の手順にしたがって求まる活性

保存時間(対数目盛)を横軸にとり、上記3つの温度条件で保存試験を行った結果の例を示す。それぞれの温度条件で保存したときの各メモリウィンドウは、保存時間の対数に対してほぼ直線的な振るまいを示すことがわかる。また、これらの直線の傾きは保存温度が高いほど大きい。

【0017】発明者らは、この直線の傾きがボルツマン因子 $\exp(E_a/kT)$ に比例することを見いだした。ここで、 $E_a$ はメモリウィンドウ劣化の活性化エネルギー、 $k$ はボルツマン定数、 $T$ は絶対温度である。すなわち、図4に示すように、傾きの対数を縦軸に、保存の絶対温度の逆数を横軸にプロットすると、傾きの対数と温度の逆数との関係は直線で近似でき、この直線の傾きから活性化エネルギー $E_a$ が計算できることとなる。

【0018】活性化エネルギー $E_a$ が求めれば、図3における異なる保存温度 $T_2$ 、 $T_1$ での直線の傾きの比 $m$ は

化エネルギーを用い、ベキ剰則のモデルに基づいて所望の加速温度における試験時間または、所望の試験時間に対する加速温度を計算できる。

【0021】次に、本発明の具体例を説明する。本発明の一実施例に用いた強誘電体キャパシタは、 $SrBi_2Ta_2O_9$ 薄膜を強誘電体材料として用いており、キャパシタの大きさは $5 \times 5 \mu m^2$ である。高温保存試験前の書き込み電圧、および残留電荷の読み出し電圧は3Vである。図5に、 $T_1$ が $75^\circ C$  ( $348 K$ )、 $T_2$ が $125^\circ C$  ( $398 K$ )、 $T_3$ が $150^\circ C$  ( $423 K$ )で保存試験を行ったときの試験結果を示す。この図の直線から読みとったメモリウィンドウの傾きの対数と温度との関係を図6に示す。図6の直線の傾きから、活性化エネルギー $E_a$ は $0.19 eV$ と計算された。この値を用いて、 $T_1$ が $75^\circ C$ で $t_1$ が10年の保存試験に相当する他の保存温度での $m$ 値および試験時間を式(4)、(5)から求め、その結果を表1に示す。

【0022】

【表1】

$T_2$ (°C)	m	$t_2$ (h)
75	1	$8.7 \times 10^4$ (= 10年)
100	1.53	1692
125	2.21	175
150	3.07	41

【0023】表1に示すように、たとえば、 $T_1$ が75℃で $t_2$ が10年の保存試験に相当する150℃での必要な保存時間は、わずか41時間である。

【0024】なお、本発明の半導体記憶装置の加速試験方法に基づいてデータ処理を行い、寿命推定を行うプログラムおよびその機能を有する試験装置、例えばテスト等に用いても同様の効果が得られる。

【0025】

【発明の効果】以上のように本発明によれば、不揮発性メモリの情報保持寿命時間が保持電荷などの物理量のある値に対応づけて明確に定義されていなくても、ある温度 $T_1$ と他の温度 $T_2$ が与えられればベキの指数mが計算できるので、所望の温度 $T_1$ におけるストレス時間 $t_1$ が与えられれば、加速温度 $T_2$ でのストレス時間 $t_2$ を計算でき、ベキ剰則のモデルに基づいた加速試験が可能となるという有利な効果が得られる。

【図面の簡単な説明】

【図1】(a) 強誘電体メモリキャパシタの論理記憶状態"0"を示す図

(b) 強誘電体メモリキャパシタの論理記憶状態"1"を示す図

【図2】本発明の一実施の形態によるメモリセルの等価

回路を示す図

【図3】温度に依存したメモリウィンドウの時間的振るまいを示す図

【図4】図3におけるメモリウィンドウの傾きと温度の関係とを示す図

【図5】本発明の一実施の形態による温度に依存したメモリウィンドウの時間的振るまいを示す図

【図6】図5におけるメモリウィンドウの時間的振るまいの傾きと温度の関係を示す図

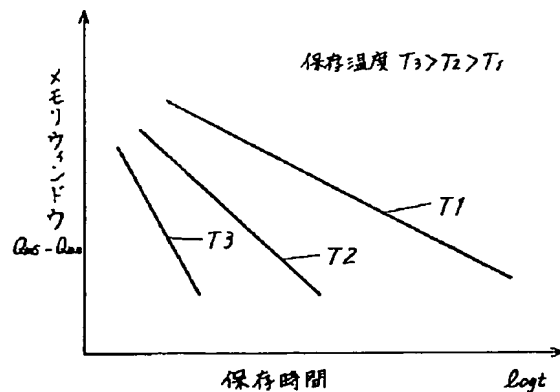
【図7】温度に対する物理量の時間的振るまいを示す図

【図8】物理量の変化が時間に対して減少していく特性を持つ場合の、温度に対する時間的振るまいを示す図

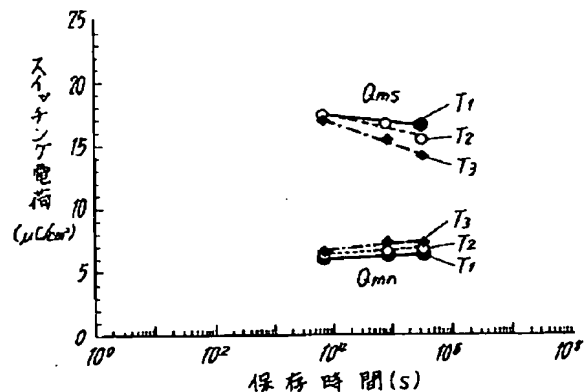
【符号の説明】

- 1 ヒステリシス曲線
- 11 強誘電体キャパシタ
- 12 アクセストランジスタ
- 13 ビット線
- 14 反ビット線
- 15 ワード線
- 16 セルプレート
- 17 センスアンプ

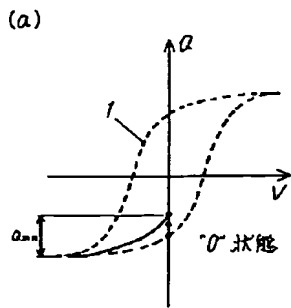
【図3】



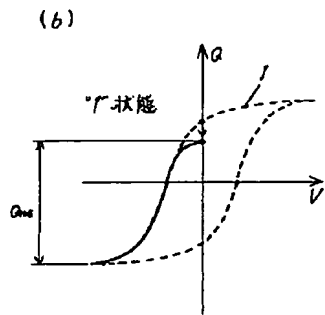
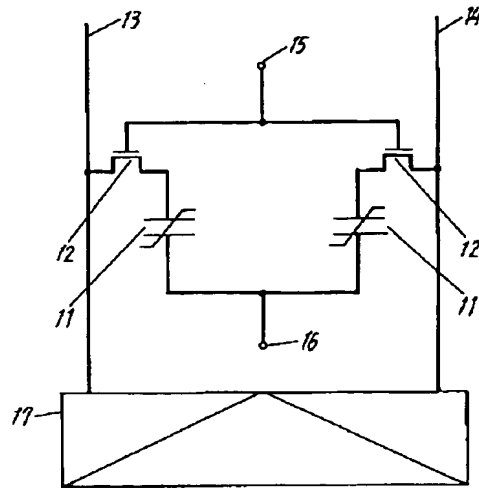
【図5】



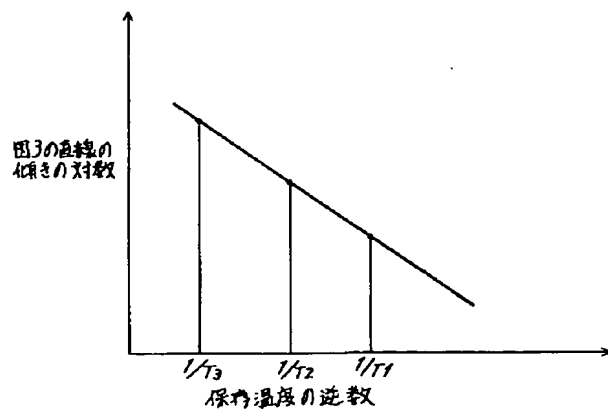
【図1】



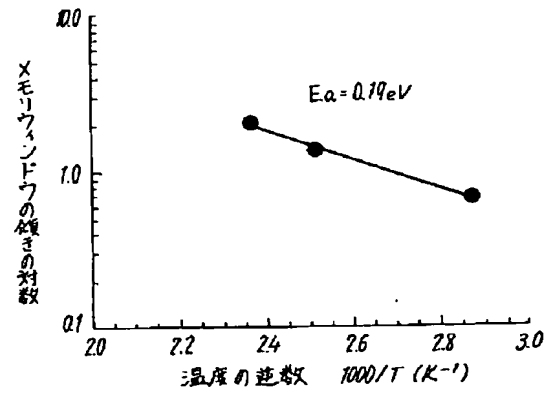
【図2】



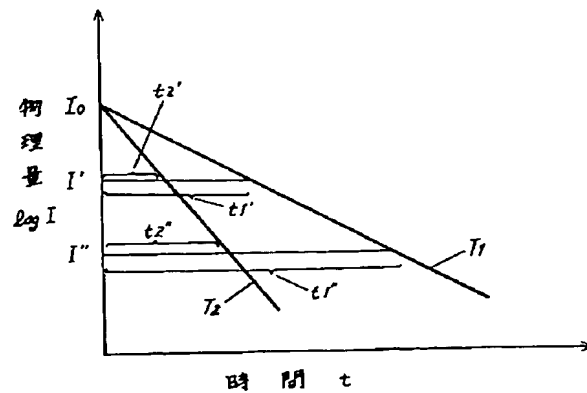
【図4】



【図6】

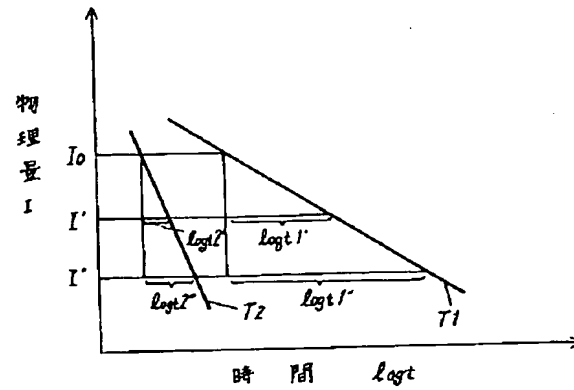


【図7】





【図8】



フロントページの続き

(51) Int. Cl. <sup>6</sup>

識別記号

F I

H 0 1 L 21/66  
27/04  
21/822  
27/10  
27/108  
21/8242

4 5 1

H 0 1 L 27/10 4 5 1  
G 0 1 R 31/28 B  
H 0 1 L 27/04 C  
27/10 6 5 1

(72) 発明者 吾妻 正道

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72) 発明者 藤井 英治

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内